

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-184513

(43)Date of publication of application : 09.07.1999

(51)Int.Cl.

G05B 19/418
 B23Q 41/00
 B23Q 41/08
 G05B 15/02
 G06F 17/60

(21)Application number : 09-355655

(71)Applicant : CANON INC

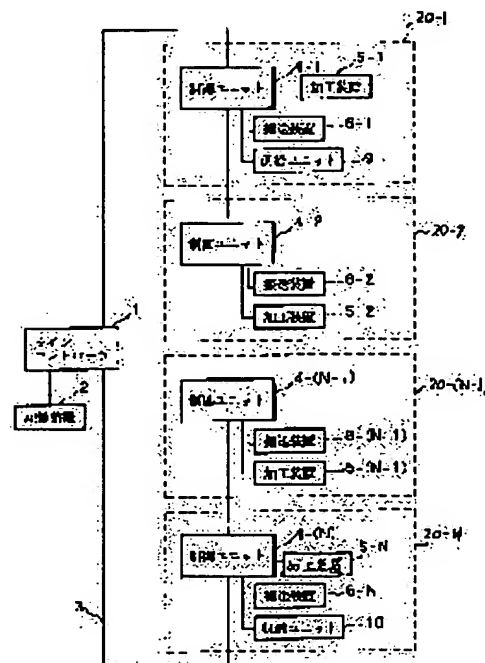
(22)Date of filing : 24.12.1997

(72)Inventor : MIZUNO YOSHIHIRO

(54) CONTROL SYSTEM AND ITS COMMUNICATION METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To surely receive the individual information of a work in each processing process and to surely communicate that information to the next processing process.
SOLUTION: A line controller(LC) 1 and respective control units (Cu) 4 (4-1 to 4-N) respectively have shared memory areas(SME) having the same data address structure in their own devices. Each CU 4 can write data concerning itself only in the prescribed memory area inside the SME provided for that unit itself. Corresponding to the scanned result of a prescribed area inside the SME of each CU 4, the LC 1 reads data from the SME of the CU 4 and stores these provided data into the SME provided for the LC 1. The LC 1 writes the data of each CU 4 stored in the SME inside the device itself into the SME of the CU 4 as an object.



LEGAL STATUS

[Date of request for examination]

07.12.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-184513

(43)公開日 平成11年(1999) 7月9日

(51)IntCl.⁶

識別記号

F I

G 0 5 B 19/418

G 0 5 B 19/417

Q

B 2 3 Q 41/00

B 2 3 Q 41/00

G

41/08

41/08

B

G 0 5 B 15/02

G 0 5 B 15/02

M

G 0 6 F 17/60

G 0 6 F 15/21

審査請求 未請求 請求項の数10 O L (全 23 頁)

(21)出願番号

特願平9-355655

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(22)出願日

平成9年(1997)12月24日

(72)発明者 水野 義弘

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

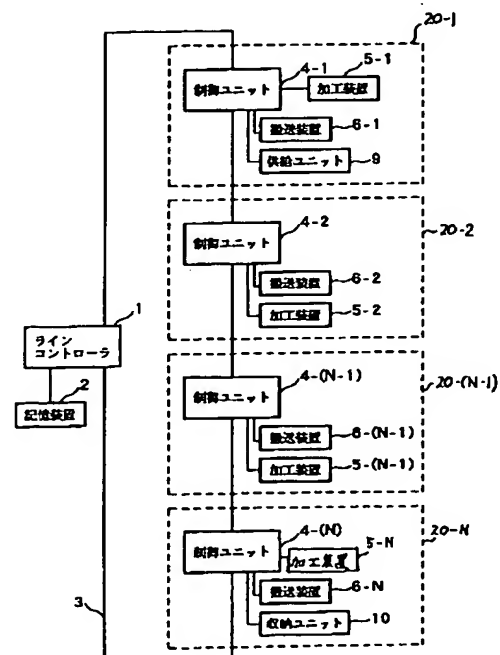
(74)代理人 弁理士 大塚 康徳 (外2名)

(54)【発明の名称】 制御システム及びその通信方法

(57)【要約】

【課題】 ワークの個別情報を、各処理工程において確実に受信し、且つ、次の処理工程に確実に通信する制御システム及びその通信方法の提供。

【解決手段】 ラインコントローラ(以下、LC)1及び各制御ユニット(以下、CU)4は、それぞれ自装置内部に、同一のデータアドレス構造を有する共有メモリエリア(以下、SME)を有する。各CU4は、自ユニットが有するSME内の所定のメモリエリアにだけ当該自ユニットに関するデータを書き込むことができる。LC1は、各CU4のSMEの所定エリアをスキャンした結果に応じて、CU4のSMEからデータを読み取り、その得られたデータを、LC1が有するSME内に記憶する。LC1は、自装置内のSMEに記憶した各CU4に関するデータを対象となるCU4のSMEに書き込む。



【特許請求の範囲】

【請求項1】 ワークに所定の処理を施す複数の処理工程を、複数の制御ユニットにより制御する制御システムであって、

前記制御システムは、前記複数の制御ユニット間の通信を管理する通信管理装置を備え、

前記複数の制御ユニットは、自ユニットが制御する処理工程におけるワークを次の処理工程に移管するときに、該ワークに関する情報を、前記通信管理装置を介して、該次の処理工程を制御する制御ユニットに通信する通信手段を備えることを特徴とする制御システム。

【請求項2】 前記複数の制御ユニットは、自ユニットが制御する処理工程においてワークに関する情報が変化したときに、その変化した情報を、前の処理工程を制御する制御ユニットから入手したワークに関する情報に反映し、前記次の処理工程を制御する制御ユニットに通信することを特徴とする請求項1記載の制御システム。

【請求項3】 前記ワークに関する情報には、そのワークを識別する識別情報が含まれることを特徴とする請求項1記載の制御システム。

【請求項4】 前記識別情報には、そのワークが属するロット情報が含まれることを特徴とする請求項3記載の制御システム。

【請求項5】 前記制御ユニットが、そのユニットが制御する処理工程におけるワークを、前記ロット情報に基づいて分別する分別手段を更に備えることを特徴とする請求項4記載の制御システム。

【請求項6】 前記分別手段は、前記ロット情報に基づいて、前記ワークを収納すべき収納カセットを選別することを特徴とする請求項5記載の制御システム。

【請求項7】 前記複数の制御ユニットの通信手段は、それぞれ同じフォーマットのメモリエリアを有しており、

前記制御ユニットが、前記ワークに関する情報を、自ユニットのメモリエリアに書き込み、

そのメモリエリアから、前記通信管理装置が、該書き込まれた情報を読み出し、その読み出した情報を、前記次の処理工程を制御する制御ユニットの通信手段のメモリエリアに書き込むことを特徴とする請求項1記載の制御システム。

【請求項8】 ワークに所定の処理を施す複数の処理工程を、複数の制御ユニットにより制御する制御システムにおける通信方法であって、

前記制御システムに、前記複数の制御ユニット間の通信を管理する通信管理装置を設け、

前記複数の制御ユニットが、自ユニットが制御する処理工程におけるワークを次の処理工程に移管するときに、該ワークに関する情報を、前記通信管理装置を介して、該次の処理工程を制御する制御ユニットに通信することを特徴とする通信方法。

【請求項9】 前記ワークに関する情報には、そのワークを識別する識別情報が含まれることを特徴とする請求項8記載の通信方法。

【請求項10】 前記識別情報には、そのワークが属するロット情報が含まれることを特徴とする請求項9記載の通信方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、複数の処理工程からなる製造ラインを、複数の制御ユニットにより制御する制御システム及びその通信方法に関する。

【0002】

【従来の技術】従来より、工業製品の組み立て工場や食料品の製造工場等に代表されるように、製品を量産する製造ラインにおいては、そのラインに投入する半製品（半完成品）や完成した製品を、所定の数量を単位として扱う「ロット」という概念で管理するのが一般的である。

【0003】

【発明が解決しようとする課題】しかしながら、ロット単位で製品を扱う場合において、例えば、その製品についての製造ラインにおける最終ロットや、或いは、製造過程における検査や完成時の検査による不良品の選別等により、製品が所定の数量を満たさない端数ロット（端数の製品を有するロット）となることが多い。

【0004】このように端数ロットが発生したときに、次のロットを製造ラインに投入すると、端数ロットと次のロットの製品とが、製造過程において混在する可能性が高い。そのため、オペレータは、次のロットを製造ラインに投入するタイミング（以下、ロット間隔）を管理し、ロット間における製品の混在を防止している。

【0005】具体的には、オペレータは、現在対象としているロットの終了間隙になると、製造ラインの作業を一時停止し、混在が生じないように次のロットの製品との間隔を空けなければならないという問題がある。また、製造ラインで完成した製品を収納する装置においても、端数ロットの製品と次のロットの製品とが混在が生じないタイミングで、オペレータが収納カセット（コンテナ）を交換しなければならないという問題がある。

【0006】そこで、本発明は、ワークの個別情報を、各処理工程において確実に受信し、且つ、次の処理工程に確実に通信する制御システム及びその通信方法の提供を目的とする。

【0007】

【課題を解決するための手段】上述した目的を達成するため、本発明の制御システムは、以下の構成を備えることを特徴とする。

【0008】即ち、ワークに所定の処理を施す複数の処理工程を、複数の制御ユニットにより制御する制御システムであって、前記制御システムは、前記複数の制御ユ

ニット間の通信を管理する通信管理装置を備え、前記複数の制御ユニットは、自ユニットが制御する処理工程におけるワークを次の処理工程に移管するときに、該ワークに関する情報を、前記通信管理装置を介して、該次の処理工程を制御する制御ユニットに通信する通信手段を備えることを特徴とする。

【0009】また、例えば前記複数の制御ユニットは、自ユニットが制御する処理工程においてワークに関する情報が変化したときに、その変化した情報を、前の処理工程を制御する制御ユニットから入手したワークに関する情報に反映し、前記次の処理工程を制御する制御ユニットに通信することを特徴とする。

【0010】また、例えば前記ワークに関する情報には、そのワークを識別する識別情報が含まれ、好ましくは前記識別情報には、そのワークが属するロット情報が含まれるとよい。

【0011】上述した目的を達成するため、本発明の制御システムの通信方法は、以下の構成を備えることを特徴とする。

【0012】即ち、ワークに所定の処理を施す複数の処理工程を、複数の制御ユニットにより制御する制御システムにおける通信方法であって、前記制御システムに、前記複数の制御ユニット間の通信を管理する通信管理装置を設け、前記複数の制御ユニットが、自ユニットが制御する処理工程におけるワークを次の処理工程に移管するときに、該ワークに関する情報を、前記通信管理装置を介して、該次の処理工程を制御する制御ユニットに通信することを特徴とする。

【0013】

【発明の実施の形態】以下、本発明に係る製造ラインの制御装置の実施形態を、図面を参照して詳細に説明する。

【0014】〔第1の実施形態〕はじめに、本発明の第1の実施形態について説明する。

【0015】図1は、本発明の第1の実施形態としての製造ラインシステムの全体構成を示すブロック構成図である。

【0016】同図に示す製造ラインシステムにおいて、制御ユニット4は、当該製造ラインを構成する作業ステーション20を制御する、所謂プログラマブルコントローラ(PLC)等の制御装置である。本実施形態において、当該製造ラインシステムは、制御ユニット4-1から制御ユニット4-Nを備えている(Nは自然数)。ここで、作業ステーションとは、当該製造ラインにて行われる複数の製造工程の中の1工程、或いは所定の複数工程が行われる作業エリアまたは自動機の単位をいう。図1では、個々の作業ステーション20-1から20-Nを破線で表わしており、当該製造ラインにおいて加工されるワーク(基板)は、制御ユニット4-1から制御ユニット4-Nの順番で順次管理されながら所定の加工処

理を施される。

【0017】ラインコントローラ1は、当該製造ラインシステムの全体動作を管理すると共に、後述するように、制御ユニット4-1から制御ユニット4-Nに関するデータの共有処理を行う。ラインコントローラ1には、例えば、ホストコンピュータ、或いは制御ユニット4と同様にPLCを使用してもよい。2は、ラインコントローラ1に接続された、例えば、ハードディスク等の記憶装置である。

【0018】各作業ステーション20-1から20-Nを制御する制御ユニット4-1から制御ユニット4-Nには、前工程から送られてくるワークに所定の加工処理を施す加工装置5(5-1から5-N)や、所定の加工処理を施したワークを次工程の作業ステーションに搬送する搬装装置6(6-1から6-N)等が接続されている。尚、加工装置5は、搬装装置6からワークを受け取って一時的に保持すると共に、加工済のワークを搬装装置6に排出する(払い出す)前に一時的に保持するための収納部を備えている。また、先頭工程の制御ユニット4-1には、当該製造ラインにワークを供給する供給ユニット9が接続されている。一方、最終工程の制御ユニット4-Nには、当該製造ラインにて完成したワークをコンテナ等に収納する収納ユニット10が接続されている。

【0019】この通信ネットワーク3は、従来よりよく用いられるリング型の共有メモリ方式のもので、このネットワーク3に接続されている各ステーション制御ユニット4から、各自の制御ユニットの共有メモリの特定エリアへの書込みが可能で、また他の制御ユニットの共有メモリの全エリアを読み取ることができ、また、親局であるラインコントローラ1でも各制御ユニットの共有メモリの特定エリアへの書き込み及び読み込みが可能なネットワークである。また、このネットワーク3は、共有メモリ方式のものであればバス型接続のものでも良い。

【0020】ここで、共有メモリのデータのリフレッシュについて、図18を用いて説明する。

【0021】図18は、共有メモリ方式のデータのリフレッシュ方法を説明する図である。

【0022】各共有メモリ204は、データメモリ格納エリア204aとリンクエリア格納エリア204bを備えており、これらは、それぞれ後述する図19及び図20に示したデータ構造と同一のデータ構造を有している。ここで、データメモリ格納エリア204aは、各ステーションにおいて、動作制御に用いるためのデータの格納エリアであり、リンクエリア格納エリア204bは、各動作制御に影響することなく各制御ユニットのデータメモリ格納エリア204aの内容を同じにするためのものである。

【0023】子局、すなわち制御ユニット4-1~4-nでは、それぞれのステーションにおいて状態の変化が

あったときに、データメモリ格納エリア204aにおいて対応する自制御ユニットの該当するアドレスの部分を書き換える。制御ユニット4-1について考えると、作業ステーション20-1において変化した状態に関するデータを、制御ユニット4-1に関連するB000H~B04FHの該当するアドレスの部分を書き換える。

【0024】また、データメモリ格納エリア204aのリフレッシュは、以下のようにして行う。まず、リンクエリア格納エリア204bに格納されたデータをデータメモリ格納エリア204aに伝達し、自制御ユニット4に関するデータを除き、データメモリ格納エリア204a側のデータを上書きする。すなわち、制御ユニット4-1においては、データメモリ格納エリア204aのデータを、制御ユニット4-1に関連するアドレスB000H~B04FHの部分を除いて、リンクエリア格納エリア204bに格納されたデータで上書きする。一方、制御ユニット4-1に関連するアドレスB000H~B04FHの部分に関しては、リンクエリア格納エリア204b側に格納されたデータをデータメモリ格納エリア204aのデータで上書きする。全てのアドレスに対して処理が終わると、データメモリ格納エリア204aのデータはリフレッシュされる。その後、このリフレッシュされたデータは、リンクエリア格納エリア204bに返され、データメモリ格納エリア204aとリンクエリア格納エリア204bとのデータは一致することになる。

【0025】なお、以上の説明は、子局の制御ユニット4に対する説明として行ったが、親局であるラインコントローラ1内部のデータリフレッシュに関しても同様に行われる。

【0026】上述説明は、一つの共有メモリ204の中のデータのリフレッシュに関するものであるが、次に、制御ユニット間のデータリフレッシュについて説明する。

【0027】まず、ラインコントローラ1は、各制御ユニット4に対して、それぞれの制御ユニット4に関するデータを読み出しに行く。具体的には、各リンクエリア格納エリア204bに対してデータを読み出しに行く。そして、読み出されたデータによって、ラインコントローラ1のリンクエリア格納エリア204bのデータが書き換えられる。

【0028】次に、書き換えられたラインコントローラ1のリンクエリア格納エリア204bのデータが子局である各制御ユニット4-1~4-nに対して送信され、各制御ユニット4-1~4-nのそれぞれのリンクエリア格納エリア204bのデータが書き換えられ、結果として、常に、ラインコントローラ1と制御ユニット4-1~4-nの共有メモリ204のデータは同一の内容に保たれる。したがって、各制御ユニット4は、自身の共有メモリ204によって、他のステーションの状態を知

ることができるので、それぞれの操作制御時に制御ユニット4間でデータの授受をする必要がなくなる。

【0029】なお、上記例では、ラインに接続される全ての制御ユニットに設けられたメモリの内容を、全ての制御ユニットが共有するようにしたが、ラインにおいて前後に配置された処理装置のみのデータによってワークの処理が可能ならば、その関係にある制御ユニットに関しては、前後の制御ユニットが有するデータを共有すれば良いことになる。

10 【0030】<制御ユニット>次に、制御ユニット4の構成及び動作について説明する。

【0031】図2は、本発明の第1の実施形態としてのネットワークで使用される制御ユニットの構成を示すブロック図であり、図1に示した制御ユニット4-1~制御ユニット4-Nはそれぞれ同じ構成を備えている。

20 【0032】図中、201は、プログラムメモリ202に予め格納している制御プログラムに従って、制御ユニット4の全体を制御するマイクロプロセッサ等のCPUである。202は、CPU201により実行される制御プログラムを予め格納しているプログラムメモリであり、例えば、ROMが使用される。203は、RAMであり、CPU201による各種制御の実行時に、各種データを一時記憶するワークエリアとして使用される。また、RAM203内の記憶エリアには、制御ユニット4-1~制御ユニット4-Nに関するデータがラインコントローラ1により書き込まれる共有メモリエリア204を有する。

30 【0033】205は、外部装置との入出力信号をインタフェースする入出力インタフェース(I/O-I/F)である。本実施形態において、制御ユニット4のCPU201は、入出力インタフェース205を介して加工装置5及び搬装装置6等の動作を制御する。

【0034】207は、操作盤であり、作業者が操作可能な各種キースイッチや、パイロットランプ、表示器等が配置されている。

40 【0035】208は、センサ群であり、加工装置5及び搬装装置6等が処理しているワークの位置や状態を検出し、その検出結果に応じた信号を入出力インタフェース205に入力する。センサ群208には、後述する基板の位置決め・排出センサ902と、到着センサ903とを含んでいる。

【0036】RAM203内の共有メモリエリア204には、ワード(16ビット)単位でデータを記憶するエリアと、ビット(1ビット)単位でデータを記憶するエリアとが設定されており、これらの記憶エリア(詳細は後述する)は、他の制御ユニット4との間で後述する情報を共有するために使用される。また、制御ユニット4は、後述するトラッキングデータを保持するレジスタ(不図示)を有している。

50 【0037】また、制御ユニット4が有する上記のCP

U201から操作盤207までの各ブロックは、内部バス210で接続されている。

【0038】ここで、共有メモリエリア204におけるビットマップ及びワードマップの全体について図19及び図20を参照して説明する。

【0039】図19は、本発明の第1の実施形態としての共有メモリエリア204におけるビットマップを示す図である。また、図20は、本発明の第1の実施形態としての共有メモリエリア204におけるワードマップを示す図である。

【0040】通信ネットワーク3に接続された各ステーション制御ユニット4は、共有メモリエリア（以下、共有メモリと称す）204を、他のステーション制御ユニットとの間で情報を伝達するための、ワード（16ビット）単位でデータを記憶するエリアと、ビット（1ビット）単位でデータを記憶するエリアとを備えている。更に各制御ユニットは、トラッキングデータを記憶して保持するための内部レジスタを有している。

【0041】次に、共有メモリ204のデータ構成について詳述する。図19及び図20は、共有メモリ204のデータ構成を示しており、図19はビット単位でデータを記憶するエリア（以下、「ビットマップ」と称す）を示し、図20はワード単位でデータを記憶するエリア（以下、「ワードマップ」と称す）を示している。

【0042】ビットマップ、ワードマップは、ともに子局としての制御ユニット4-1～4-nの各情報と、親局としてのラインコントローラ1から各制御ユニット4-1～4-nへ伝達する情報を格納する。ラインコントローラ1および制御ユニット4-1～4-nは、共通のデータが格納された共有メモリ204を有することになる。したがって、ラインコントローラ1および制御ユニット4-1～4-nにおける共有メモリ204のデータフォーマットは同じであり、各ステーション毎にベースアドレスに対応するアドレス分、各データのアドレスが同一メモリ空間内でシフトして割り付けられている。

【0043】次に、制御ユニット4の共有メモリエリア204内部に設定された記憶エリアのデータ構成について、制御ユニット4-1及び制御ユニット4-2を例として、図3から図6を参照して説明する。

【0044】図3（図5）は、本発明の第1の実施形態としての制御ユニット4-1（4-2）が管理するリンクビット情報のデータ構成を示す図である。また、図4（図6）は、本発明の第1の実施形態としての制御ユニット4-1（4-2）が管理するリンクワード情報のデータ構成を示す図である。

【0045】図面記載の便宜上、図3から図6では簡略化して表現しているが、各制御ユニット4が有する共有メモリエリア204には、全制御ユニット分のメモリエリアが用意されており、個々の制御ユニットのデータフォーマットは同一である。異なるのは、各データのアド

レスが各制御ユニット毎に所定のアドレス分だけRAM203のメモリ空間内でシフトして割り付けられていることである。

【0046】即ち、制御ユニット4-1では、図3及び図4に示すようにベースアドレスとして、“W000h”（以下、hは16進数を表わす）と“B000h”が割り付けられている。例えば、制御ユニット4-1の共有メモリエリア204において、図3に示すように、操作盤情報207で作業者が設定した“自動”運転の指示情報は、共有メモリエリア204のアドレス“B000h”番地から3ビット目に設定されており、そのアドレスは“B003h”である。また、図4に示すように、リンクワード情報の“排出基板ID”は、共有メモリエリア204のアドレス“W000h～W003h”に格納される。一方、制御ユニット4-2の共有メモリエリア204においては、図6のリンクワード情報のベースアドレスが“W030h”であり、図5のリンクビット情報のベースアドレスは“B050h”で割り付けられている。このように、共有メモリエリア204のデータ構成自体は同一であり、メモリエリアが異なっていることがわかる。

【0047】＜ラインコントローラ＞ここで、親局であるラインコントローラ1について説明する。上述したように、ラインコントローラ1は、各制御ユニット4間でデータを共有するためのリンクスキャン処理及びデータの書き込み処理を行っている。

【0048】また、ラインコントローラ1は、一般的なホストコンピュータやPLCが使用可能であり、ラインコントローラ1の内部構成は、基本的には制御ユニット4の内部構成と同様であるため、詳細な説明は省略する。

【0049】図7は、本発明の第1の実施形態としてのラインコントローラが管理するリンクビット情報のデータ構成を示す図であり、ベースアドレスは“B400h”に設定されている。また、ラインコントローラ1は、このリンクビット情報以外に、各制御ユニット4と同様に、制御ユニット4-1から制御ユニット4-Nに関するデータを記憶する共有メモリエリアを有している。

【0050】＜ワークの搬送動作＞次に、ラインコントローラ1及び各制御ユニット4により行われるワークの搬送動作について、一例として、作業ステーション20-1から作業ステーション20-2にワークである基板901が搬送される動作に伴うデータ共有処理について説明する。

【0051】図8は、本発明の第1の実施形態としての制御ユニット4-1及び4-2、そしてラインコントローラ間における制御フラグの受け渡しを説明するタイミングチャートである。また、図9から図11は、本発明の第1の実施形態としての作業ステーション20-1と

10

20

30

40

50

作業ステーション20-2との間での基板の搬送を説明する図である。

【0052】図9は、基板901が制御ユニット4-1が管理している作業ステーション20-1内に位置する状態であり、制御ユニット4-2が管理している作業ステーション20-2は、基板901の受け入れが可能である状態を示している。このとき、制御ユニット4-2は、基板901の受け入れが可能である旨を示す搬入許可フラグ（アドレス“B071h”）をオンにする（図8のタイミングT1）。また、この搬入許可フラグの状態変化は、ラインコントローラ1による上述した所定の処理により、他の制御ユニット4の共有メモリエリア204に書き込まれる。

【0053】制御ユニット4-1は、自ユニットの共有メモリエリア204内の当該エリアを参照することにより、作業ステーション20-2が新たな基板901を受け入れることが可能であることを検出すると、制御ユニット4-1から制御ユニット4-2への基板901の搬送動作の開始に先立って、以下の2つの書き込み処理を行う。

【0054】まず、加工装置5-1において今回加工した基板901のサンプリングデータを自ユニットの共有メモリエリア204のアドレス（W012h～W015h）に書き込み、加工装置5-1における一連の加工処理を完了する。次に、制御ユニット4-1は、加工が施された後の基板901の品質に関する情報（以下、「品質情報」）及び基板番号等のID情報（以下、「基板ID情報」）を、所定のタイミングで、制御ユニット4-1の共有メモリエリア204の“W00Ah”番地から“W015h”までの12ワードのエリア、そして“W000h”番地から4ワードにそれぞれ格納する。また、制御ユニット4-1は、基板901の種類（製品、モニタ、ダミー、ロット間等）を示すビット情報（以下、「種類情報」）を、アドレス“B030h”から“B035h”までに格納する。制御ユニット4-1が共有メモリエリア204に書き込んだデータは、ラインコントローラ1による上述した所定の処理により、他の制御ユニット4の共有メモリエリア204に書き込まれる（図8のタイミングT0）。

【0055】そして、制御ユニット4-1は、搬装装置6-1の不図示のモータ等を駆動することにより、次の作業ステーション20-2への基板901の搬送を開始する。

【0056】次に、基板901が移動することにより、図10に示すように、基板の位置決め・排出センサ902により基板901が検出されない状態になると、制御ユニット4-1は、当該基板の排出が完了したと判断し、基板の排出が完了したことを表わす排出完了フラグ（アドレス“B011h”のビット）をオンにセットする（図8のタイミングT2）。この排出完了フラグの状

態の変化も、ラインコントローラ1による上述した所定の処理により、他の制御ユニット4の共有メモリエリア204に書き込まれる。

【0057】また、ラインコントローラ1は、制御ユニット4-1の排出完了フラグがオンになったことを自装置の共有メモリエリアのアドレス“B011h”のビットを参照することにより検出すると、制御ユニット4-1の共有メモリエリア204に格納されている「基板ID情報」（W000h～W003h）、「品質情報」（W00Ah～W014h）、そして「種類情報」（B030h～B035h）を読み出し、その読み出したデータを自装置の共有メモリエリア内の対象となるエリアに格納し、これらのデータの格納が完了した時点で読み取り完了を表わす読み取り完了フラグ（アドレス“B411h”のビット）をオンにする（タイミングT3）。

【0058】一方、制御ユニット4-2は、図11に示すように、到着センサ903の検出状態の変化によって基板901が自作業ステーション20-2に到着したことを検知すると、制御ユニット4-2は、自ユニットの共有メモリエリア内の制御ユニット4-1用のエリアから「基板ID情報」（W000h～W003h）と「種類情報」（B030h～B035h）とをCPU201に読み込む（図8のタイミングT4）。これにより、制御ユニット4-2は、これから新たに加工を開始する基板901に関する情報を得られたことになる。

【0059】次に、制御ユニット4-2は、自ユニットの共有メモリエリア204の到着フラグ（アドレス“B061h”のビット）をオンにし、ラインコントローラ1の所定の処理を介して制御ユニット4-1に搬送完了を知らせる。

【0060】そして、制御ユニット4-1は、ラインコントローラ1において読み取り完了フラグがオンになったこと、及び、制御ユニット4-2において到着フラグがオンになったことを、自ユニットの共有メモリエリア204の当該エリアを参照することによって検出すると、現在までオンに設定していた排出完了フラグ（アドレス“B011h”）をオフにリセットする（図8のタイミングT5）。この排出完了フラグの状態の変化も、ラインコントローラ1による上述した所定の処理により、他の制御ユニット4の共有メモリエリア204に書き込まれる。

【0061】制御ユニット4-2は、自ユニットの共有メモリエリア204内の制御ユニット4-1用のエリア（アドレス“B011h”）を参照することにより、制御ユニット4-1が排出完了フラグをオフにリセットしたことを検知すると、現在までオンに設定していた自ユニットの共有メモリエリア204の搬入許可フラグ（アドレス“B070h”のビット）をオフにリセットする（図8のタイミングT6）。同様に、ラインコントローラ1は、当該排出完了フラグがオフにリセットされたこ

とを検知すると、現在までオンに設定していた自ユニットの共有メモリエリアの読み取り完了フラグをオフにリセットする(図8のタイミングT7)。これら搬入許可フラグ及び読み取り完了フラグの状態の変化も、ラインコントローラ1による上述した所定の処理により、他の制御ユニット4の共有メモリエリア204に書き込まれる。

【0062】<ソフトウェアの説明>本実施形態において、ラインコントローラ1によるデータの共有化は、上述したように所定時間周期で常に行われている。以下に説明するソフトウェア処理は、前工程の制御ユニット4から得られる基板901に関する情報を、その基板901が物理的に次工程の制御ユニット4に移管されるタイミングに合わせてCPU内に取り込むことができるように行うものである。

【0063】各作業ステーション20は、原則として前工程から受け取ったワークを加工し、その加工したワークを次工程に排出するという共通の動作を行う。従って、各制御ユニット4がその内部に有する制御プログラムの構造は、異なるメモリエリアを参照するように設定する必要はあるが、ソフトウェアの構造自体は略同一の構成にすればよいことは言うまでもない。ここでは、上述した作業ステーション20-1から作業ステーション20-2への基板901の搬送動作を例に説明するため、説明の便宜上、制御ユニット4の動作を、図12の制御ユニット4-1の動作と、図13制御ユニット4-2の動作とに分けて説明する。

【0064】尚、ラインコントローラ1による上述した所定の処理により、各制御ユニット4の共有メモリエリアがイコライズされる旨の記載は省略し、図12と図13との間で対応して記載した○印で囲んだ2から5の数字により表わすものとする。また、その所定の処理を実現するラインコントローラ1のソフトウェアの動作は、図14を参照して説明する。

【0065】図12は、本発明の第1の実施形態としての制御ユニット4-1における処理を示すフローチャートである。

【0066】図中、ステップS1において、制御ユニット4-1は、搬送装置6-1によって加工対象の基板901を自作業ステーション20-1に受け入れる。自作業ステーション20-1への受け入れが完了したか否かの判断には、センサ902の検出状態の変化が利用される。

【0067】次に、ステップS2において、制御ユニット4-1は、加工装置5-1によって該基板901に所定の加工処理を施す。

【0068】ステップS3において、制御ユニット4-1は、自ユニットの共有メモリエリア204を参照することにより、制御ユニット4-2の搬入許可フラグ(アドレス" B070h")がオンにセットされているか否

かを判断し、オンにセットされていればステップS4に進む。

【0069】ステップS4において、制御ユニット4-1は、加工装置5-1による所定の加工処理が完了したことを所定の方法によって確認すると、加工が完了した基板901に関するサンプリングデータを、自ユニットの共有メモリエリア204のアドレス" W012h~W015h" に書き込む。更に、制御ユニット4-1は、該加工が完了した基板901の「基板ID情報」をアドレス" W000h~W003h" に書き込み、「品質情報」をアドレス" W00Ah~W011h" に、そして「種類情報」を" B030h~B035h" に格納する。

【0070】ステップS5において、制御ユニット4-1は、搬送装置6-1のモータ等を駆動することにより、基板901の次の作業ステーション20-2への搬送を開始する。

【0071】ステップS6において、制御ユニット4-1は、センサ902によって基板901が自作業ステーション20-1から排出されたことを検知すると、ステップS7に進む。

【0072】ステップS7において、制御ユニット4-1は、自ユニットの共有メモリエリア204の排出完了フラグ(アドレス" B011h")をオンにセットする。

【0073】次に、制御ユニット4-1は、自ユニットの共有メモリエリア204を参照することにより、制御ユニット4-2で到着フラグがオンにセットされ(ステップS8)、且つ、ラインコントローラ1にて読み取り完了フラグがオンにセットされたことを検知すると、ステップS10において、ステップS7でセットした排出完了フラグをオフにリセットする。

【0074】ステップS11において、制御ユニット4-1は、自ユニットが制御している作業ステーション20-1に次に加工すべき基板901を受け入れ準備が完了したかを所定の条件に基づいて確認し、準備完了になったときにはステップS12に進む。

【0075】ステップS12において、制御ユニット4-1は、自ユニットの共有メモリエリア204内の搬入許可フラグ(アドレス" B020h")をオンにセットする。これにより、制御ユニット4-1は、新たな基板901を受け入れ可能であることを、前工程の作業ステーションを制御する制御ユニット(不図示)に知らせることができる。

【0076】そして、制御ユニット4-1は、前工程の作業ステーション(不図示)から新たな基板901を受け入れると、前述のステップS1以降の動作を実行する。

【0077】図13は、本発明の第1の実施形態としての制御ユニット4-2における処理を示すフローチャー

トである。

【0078】図中、ステップS21において、制御ユニット4-2は、自ユニットが制御している作業ステーション20-2に次に加工すべき基板901を受け入れ準備が完了したかを所定の条件に基づいて確認し、準備完了になったときにはステップS22に進む。

【0079】ステップS22において、制御ユニット4-2は、自ユニットの共有メモリエリア204の搬入許可フラグ（アドレス“B071h”のビット）をオンにする。これにより、制御ユニット4-1では、前述の図12のステップS3からS4に処理が移行する。そして、制御ユニット4-1は、基板901の排出が開始される。

【0080】ステップS23において、制御ユニット4-2は、自ユニットの共有メモリエリア204を参照することにより、制御ユニット4-1の排出完了フラグ（アドレス“B011h”のビット）がオンであることを検出すると、ステップS24に進む。

【0081】ステップS24において、制御ユニット4-2は、センサ903の状態の変化により、基板901が到着したか否かを判断し、到着したと判断したときはステップS25に進む。

【0082】ステップS25において、制御ユニット4-2は、自ユニットの共有メモリエリア204を参照することにより、「基板ID情報」（W000h～W003h）と「種類情報」（B030h～B035h）とをCPU201に取り込む。

【0083】ステップS26において、制御ユニット4-2は、自ユニットの共有メモリエリア204の到着フラグ（アドレス“B061h”のビット）をオンにセットする。これにより、制御ユニット4-1は、基板901が次工程の作業ステーション20-2に到着したことを認識し、前述の図12のステップS8からステップS9に進む。

【0084】次に、ステップS27において、制御ユニット4-2は、自ユニットの共有メモリエリア204を参照することにより、制御ユニット4-1の排出完了フラグ（アドレス“B061h”のビット）がオフになっているか否かを判断し、オフのときにはステップS28に進む。

【0085】ステップS28において、制御ユニット4-2は、自ユニットの共有メモリエリア204の到着フラグ（アドレス“B061h”）と、搬入許可フラグ（アドレス“B071h”）をオフにリセットする。

【0086】ステップS29において、制御ユニット4-2は、加工装置5-2により、基板901に所定の加工処理を施す。

【0087】そして、ステップS29以降の処理は、前述の図12のステップS3以降の処理と同様のため、説明を省略する。

【0088】図14は、本発明の第1の実施形態としてのラインコントローラにおける処理を示すフローチャートである。

【0089】図中、ラインコントローラ1は、予め設定した所定の時間周期毎のサンプリングタイミングで、各制御ユニット4の共有メモリエリア204をサンプリングする（ステップS31、ステップS32）。

【0090】ステップS33において、ラインコントローラ1は、ステップS32でスキャンした各制御ユニット4のうち、排出完了フラグ（アドレス“BXX1h”のビット：但し、XXは01、06、0B、10、15”等を取り得る）がオンにセットされているか否かを判断し、オンのときにはステップS34に進む。ここでは、一例として、制御ユニット4-1の排出完了フラグ（アドレス“B011h”のビット）がオンにセットされていることを検出したものとする。

【0091】ステップS34において、ラインコントローラ1は、排出完了フラグがオンである制御ユニット4（4-1）の共有メモリエリア204から、「基板ID情報」（W000h～W003h）、「品質情報」（W00Ah～W014h）、そして「種類情報」（B030h～B035h）を読み出し、その読み出したデータを、各制御ユニット4が有する共有メモリエリア204と同じメモリエリア空間を有するに格納する。その際、データを格納するエリアは、ラインコントローラ1がデータを読み出した制御ユニット4に対応する所定のメモリエリアである。

【0092】ステップS35において、ラインコントローラ1は、制御ユニット4-1用の読み取り完了フラグ（アドレス“B411h”のビット）をオンにし、ステップS31に戻る。

【0093】また、ステップS33で排出完了フラグがオフである制御ユニット4を検出すると、ステップS37において、ラインコントローラ1は、その排出完了フラグがオフである制御ユニット4に対して、読み取り完了フラグをオンにセットしているか否かを判断し、当該制御ユニット4に対する読み取り完了フラグがオフのときにはステップS31に戻る。一方、当該制御ユニット4（4-1）に対する読み取り完了フラグがオンにセットされているときには、ステップS38において、その読み取り完了フラグをオフにリセットしてステップS31に戻る。これにより、例えば、図12のフローチャートに示すように、ステップS9からステップS10に処理が移行して、その対象となっている制御ユニットの排出完了フラグがオフにリセットされる。

【0094】＜不具合発生時の処理＞次に、当該製造ラインにおけるある製造工程（例えば、検査工程等）において、不良品が発生した場合の選別収納処理について説明する。

【0095】例えば、制御ユニット4-1が制御してい

る工程で不良品（NG）が発生した場合は、その履歴をCPU201のレジスタ（図2に不図示）に記憶し、基板排出時に図3に示す基板の良否（OK/NG）判定フラグ（アドレス“B034h”または“B035h”のビット）をNGを表わすオンの状態にセットし、前述の各フローチャートの手順に従って当該基板の不具合情報を、次工程の制御ユニット4-2にトラッキングする。ここで、良否判定フラグが、アドレス“B034h”及び“B035h”の2箇所に有るのは、本実施形態では1枚の基板901から2枚の製品（半製品）を取り出す構成を想定しているからである。従って、1枚の基板901からより多くの製品（半製品）を取り出す構成の場合は、各基板の良否判定情報をアドレス“B036h”～“B03Fh”の該当するエリアに割り付けることで同様にして対応できる。

【0096】＜第1の実施形態の効果＞以上説明したように、本実施形態によれば、製造ラインの各作業ステーションにおいて個々の基板901に加工処理が施されるのに応じて、即ち、基板901が、ある作業ステーションから次の作業ステーションに移管されるときに、当該基板に関する情報（「基板ID情報」、「品質情報」、そして「種類情報」）を、最新の状態で、各制御ユニット4間でトラッキング（伝達）していくことができる。

【0097】特に、複数の製造工程のうち、ある製造工程でワークに不具合が発生したときにも、その不具合情報は次工程以降の制御ユニット4にトラッキングできるため、例えば、当該製造ラインの最終作業ステーションにおいてワークをパッキングする際にも、上記の各種情報を使用することにより、自動機によってワークを良品と不良品とに分別し、別のカセット等に確実に収納することが容易に可能になる。

【0098】また、上記の各種情報を使用することにより、当該製造ラインに異なるロットのワークが混在して流される場合であっても、個々のワークが属するロットの認識を、自動機によって確実に行うことができる。

【0099】〔第2の実施形態〕次に、本発明の第2の実施形態について説明する。本実施形態において、製造ラインを構成する装置及びその動作は、基本的に前述した第1の実施形態と同様であるため、重複する説明は省略し、特徴的な部分を中心に説明する。

【0100】図15は、本発明の第2の実施形態としての製造ラインシステムの構成を示すブロック図であり、前述の実施形態1と共通する部分は同じ番号で示しこれらの説明を省略する。

【0101】図15において、7は複数の基板901を収容するカセットを示し、そのカセット7はIDタグ8を備えている。IDタグ8は、データの読み書きが可能であり、図16に示す情報が記憶している。図16は、本発明の第2の実施形態としてのIDタグ情報処理を説明する図である。

【0102】同図に示すように、IDタグ8には、「カセットID」、「カセット空き/実区分」、「製品ロットNO」、「ロット分割区分」、「製品種コード」、「終了工程番号」、「次工程番号」、「処理日」、「工程排出時刻」、「基板N良否」等の項目のデータを記憶することができる。

【0103】尚、「カセット空き/実区分」のデータは、カセット7が空であるか、或いは、基板901が収められているかを表わす。また、「基板N良否」のデータは、本実施形態に係る製造ラインでは基板が2枚取りであるとして、各基板のID（識別番号）と、それらの基板A、Bの良否を示す情報を表わす。

【0104】ここで、本実施形態に係る製造ラインにおけるワーク情報のトラッキング方法を概説する。

【0105】先頭工程の制御ユニット4-1は、次工程の作業ステーションに基板901を排出するに際して、制御ユニット4-2において搬入許可フラグがオンになったことを確認すると、その排出しようとする基板901が収納されていたカセット7のIDタグ8に記憶されている基板ID等のデータ（図16）を読み取り、その読み取ったデータを制御ユニット4-1の共有メモリエリア204に記憶する。そして、制御ユニット4-1は、当該基板を次工程の作業ステーションに排出する。この場合も、上述したラインコントローラ1の所定の処理により、制御ユニット4-1がIDタグ8から読み取ったデータは、制御ユニット4-2の共有メモリエリア204にイコライズされる。

【0106】一方、次工程の制御ユニット4-2は、制御ユニット4-1の搬出完了フラグがオンになったことを確認すると、前工程の作業ステーションから送られてくる基板901に関する情報（制御ユニット4-1がIDタグ8から読み出したデータ）を、自ユニットの共有メモリエリア204の所定のエリアより読み出し、その読み出したデータを、制御ユニット4-2のCPU201のレジスタ（RAM）に取り込む。

【0107】そして、加工装置5-2は、当該基板901に所定の加工処理を施す。そして、当該処理を終了すると、制御ユニット4-2は、次工程の作業ステーションを制御する制御ユニット4-3の搬入許可フラグの状態を確認し、そのフラグがオンであれば、制御ユニット4-2は、自ユニットのCPU201のレジスタに取り込んでいた当該基板901に関するデータを、自ユニットの共有メモリエリア204の所定エリアに書き込む。そして、加工装置5-2は、当該基板を次工程の作業ステーションに排出する。また、この場合も、上述したラインコントローラ1の所定の処理により、制御ユニット4-2が自ユニットの共有メモリエリア204の所定エリアに書き込んだ当該基板901に関するデータは、制御ユニット4-3の共有メモリエリア204にイコライズされる。

【0108】このようにして、各制御ユニット4は、カセット7に取付けられたIDタグ8の情報を、当該製造ラインの各工程で基板901に加工処理を施すのに応じて、各制御ユニット4の間でトラッキングする。

【0109】また、ある製造工程や検査工程で基板901に不良品が発生した場合には、その工程において該不良品の不具合情報をトラッキング対象となっているデータに反映することにより、次工程以降の制御ユニット4の該不具合情報をトラッキングする。そして、最終工程の収納作業を行う作業ステーションでは、その作業ステーションを制御する制御ユニット4(4-N)が、トラッキングされてきた当該基板901に関するデータに基づいて、良品・不良品を自動機によって選別しながら、収納カセット7に収納する。このとき、最終工程の制御ユニット4(4-N)は、収納しようとしている基板901にトラッキングされてきた情報を、収納カセット7のIDタグ8に書き込む。

【0110】<ソフトウェアの説明>本発明の第2の実施形態としての制御ユニット4-1における処理を示すフローチャートである。このフローチャートで示す処理は、上述した図12のフローチャートと略同様であるが、ステップS43で、次工程の制御ユニット4-2の搬入許可フラグがオンにセットされたことを検出すると、カセット7に設けられているIDタグ8の情報を読み取って(ステップS44)、その読み取った情報を、制御ユニット4-1の共有メモリエリア204の所定のエリアに記憶する。この記憶された情報は、ラインコントローラ1によって次工程の制御ユニット4-2の共有メモリエリアにイコライズされるため、制御ユニット4-2は、これから加工を行う基板901に関する情報を入手することができる。

【0111】また、ステップS45～ステップS52において、制御ユニット4-1は、前述の図12のステップS5～ステップS12で示したように、自ユニットの制御によって加工処理を施した基板901を、制御ユニット4-2が制御する次工程の作業ステーション20-2に排出する。

【0112】尚、上記の図17のフローチャートは、先頭工程の作業ステーションを制御する制御ユニット4-1を表わしており、最終工程の作業ステーションを制御する制御ユニット4-Nの場合は、加工を完了した基板901を収納カセット7に収納するため、一部処理内容が異なる。即ち、IDタグ8から情報を読み取る処理(ステップS44)と、次工程に排出する処理(ステップS45)の代わりに、図12のステップS4と同様に、共有メモリエリア204に基板ID情報等をセットする処理、現在自作業ステーションにある基板901の良否判断を行う処理、そして、その良否判断の結果に基づいて、自動機によって収納カセット7に収納すると共に、その良否判断の結果を含む当該基板901に関する

データをIDタグ8に書き込む処理が順次行われることになる。

【0113】<第2の実施形態の効果>以上説明した本実施形態によれば、第1の実施形態による効果に加え、例えば、最終工程で基板901が収納された収納カセット7を他の製造ライン等に搬送し、更に新たな加工を行う場合であっても、IDタグ8の情報を利用することにより、上記の製造ラインと同様に製造工程に沿って加工対象の基板901に関するデータをトラッキングすることができる。

【0114】

【他の実施形態】尚、本発明は、複数の機器(例えばホストコンピュータ、インタフェイス機器等)から構成されるシステムに適用しても、一つの機器からなる装置に適用してもよい。

【0115】また、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体を、システムあるいは装置に供給し、そのシステムあるいは装置のコンピュータ(またはCPUやMPU)が記憶媒体に格納されたプログラムコードを読み出し実行することによっても、達成されることは言うまでもない。

【0116】この場合、記憶媒体から読出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。

【0117】プログラムコードを供給するための記憶媒体としては、例えば、フロッピディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性のメモ리카ード、ROM等を用いることができる。

【0118】また、コンピュータが読出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているOS(オペレーティングシステム)等が実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0119】さらに、記憶媒体から読出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPU等が実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0120】

【発明の効果】以上説明したように、本発明によれば、ワークの個別情報を、各処理工程において確実に受信し、且つ、次の処理工程に確実に通信する制御システム

10

20

30

40

50

及びその通信方法の提供が実現する。

【0121】

【図面の簡単な説明】

【図1】本発明の第1の実施形態としての製造ラインシステム全体構成を示すブロック構成図である。

【図2】本発明の第1の実施形態としてのネットワークで使用される制御ユニットの構成を示すブロック図である。

【図3】本発明の第1の実施形態としての制御ユニット4-1が管理するリンクビット情報のデータ構成を示す図である。

【図4】本発明の第1の実施形態としての制御ユニット4-1が管理するリンクワード情報のデータ構成を示す図である。

【図5】本発明の第1の実施形態としての制御ユニット4-2が管理するリンクビット情報のデータ構成を示す図である。

【図6】本発明の第1の実施形態としての制御ユニット4-2が管理するリンクワード情報のデータ構成を示す図である。

【図7】本発明の第1の実施形態としてのラインコントローラが管理するリンクビット情報のデータ構成を示す図である。

【図8】本発明の第1の実施形態としての制御ユニット4-1及び4-2、そしてラインコントローラ間における制御フラグの受け渡しを説明するタイミングチャートである。

【図9】本発明の第1の実施形態としての作業ステーション20-1と作業ステーション20-2との間での基板の搬送を説明する図である。

【図10】本発明の第1の実施形態としての作業ステーション20-1と作業ステーション20-2との間での基板の搬送を説明する図である。

【図11】本発明の第1の実施形態としての作業ステーション20-1と作業ステーション20-2との間での基板の搬送を説明する図である。

【図12】本発明の第1の実施形態としての制御ユニット

* ト4-1における処理を示すフローチャートである。

【図13】本発明の第1の実施形態としての制御ユニット4-2における処理を示すフローチャートである。

【図14】本発明の第1の実施形態としてのラインコントローラにおける処理を示すフローチャートである。

【図15】本発明の第2の実施形態としての製造ラインシステムの構成を示すブロック図である。

【図16】本発明の第2の実施形態としてのIDタグ情報処理を説明する図である。

10 【図17】本発明の第2の実施形態としての制御ユニット4-1における処理を示すフローチャートである。

【図18】共有メモリ方式のデータのリフレッシュ方法を説明する図である。

【図19】本発明の第1の実施形態としての共有メモリエリア204におけるビットマップを示す図である。

【図20】本発明の第1の実施形態としての共有メモリエリア204におけるワードマップを示す図である。

【符号の説明】

1：ラインコントローラ、

20 2：記憶装置、

4：制御ユニット、

5：加工装置、

6：搬装装置、

7：収納カセット、

9：供給ユニット、

10：収納ユニット、

201：CPU、

202：プログラムメモリ（ROM）、

203：RAM、

30 204：共有メモリエリア、

205：入出力インタフェース、

206：通信インタフェース、

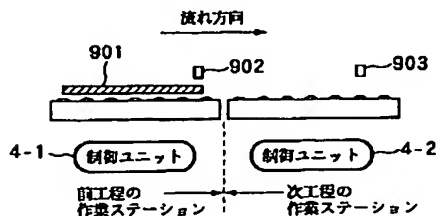
207：操作盤、

208：センサ群、

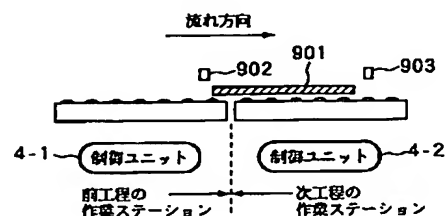
902：位置決め・排出センサ、

903：到着センサ、

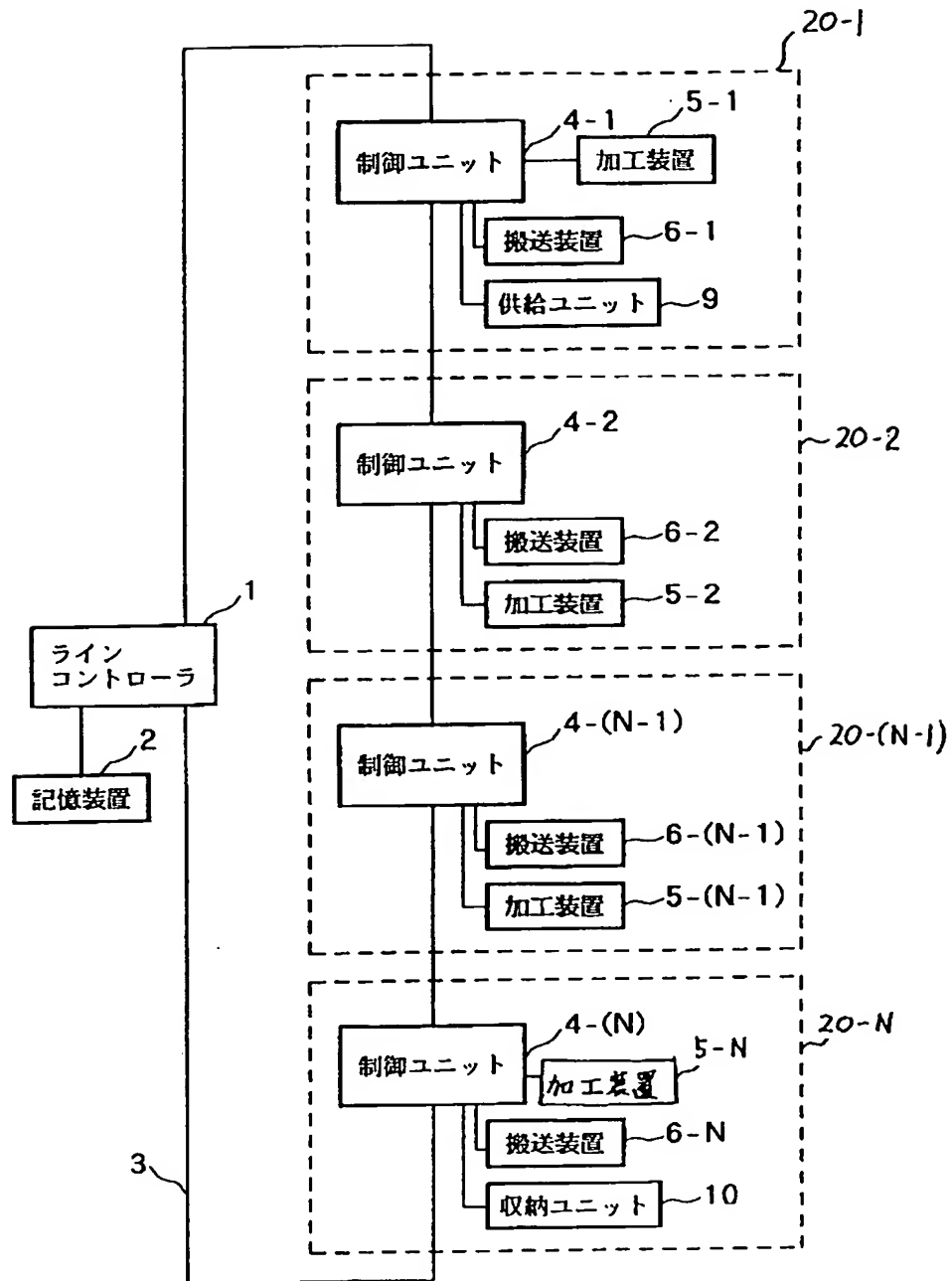
【図9】



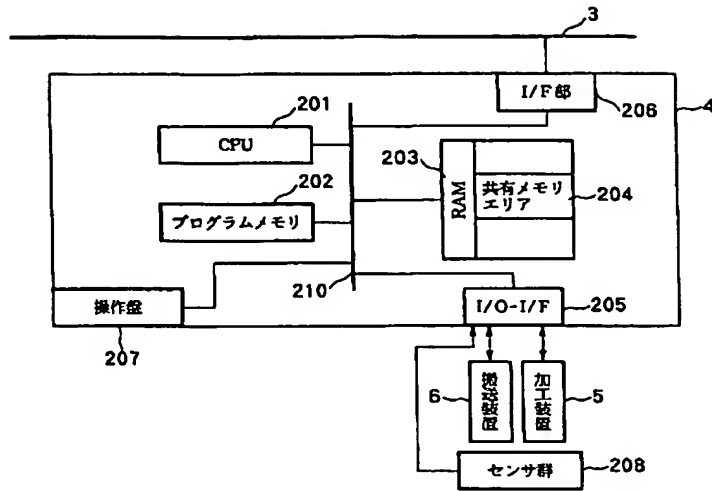
【図10】



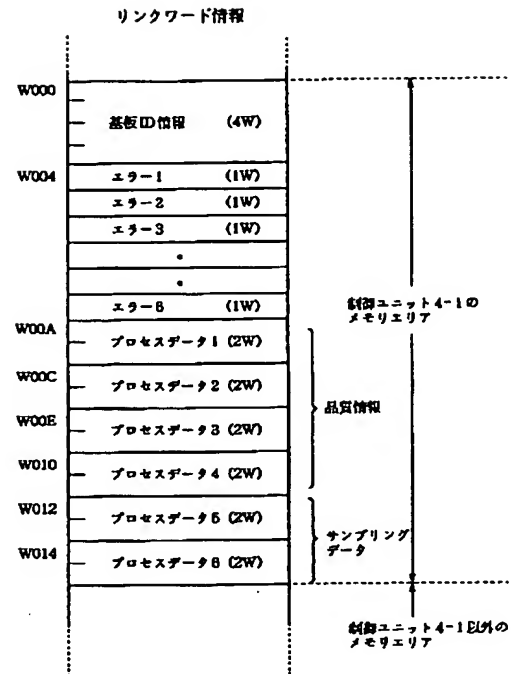
【図1】



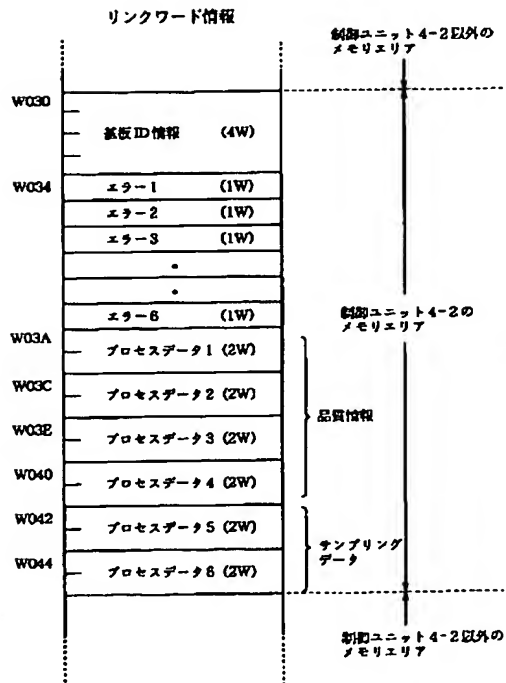
【図2】



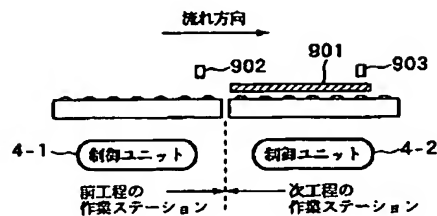
【図4】



【図6】



【図11】



リンクビット情報

制御ユニット
4-1の
メモリエリア

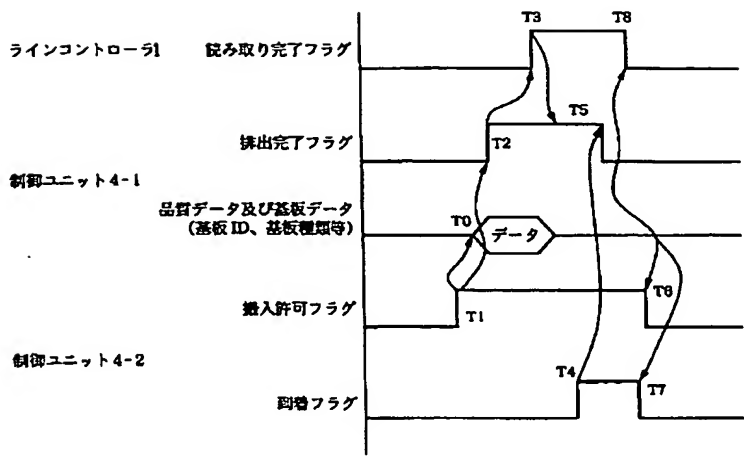
[illegible]

ベースアドレス: B400H

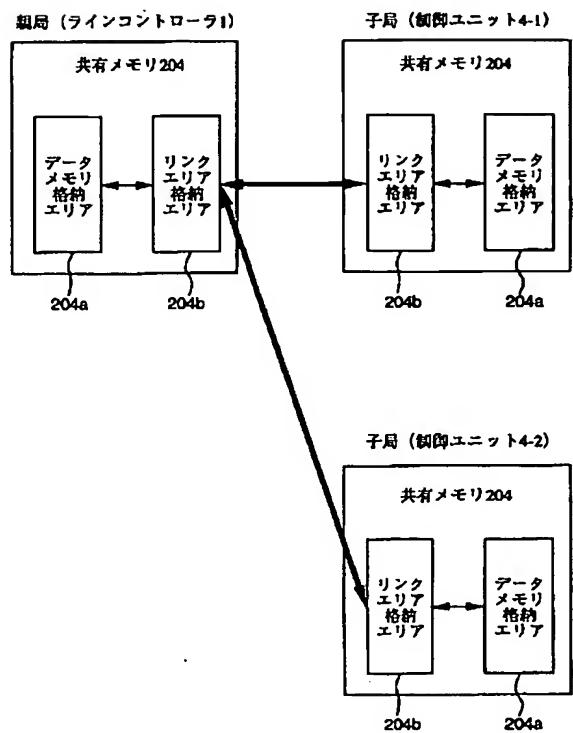
5	4	3	2	1	0	
			Tリセット		Aリセット	B400
		読取完了-3	読取完了-2	読取完了-1		B410
						B420
						リセット

[illegible]

【図8】



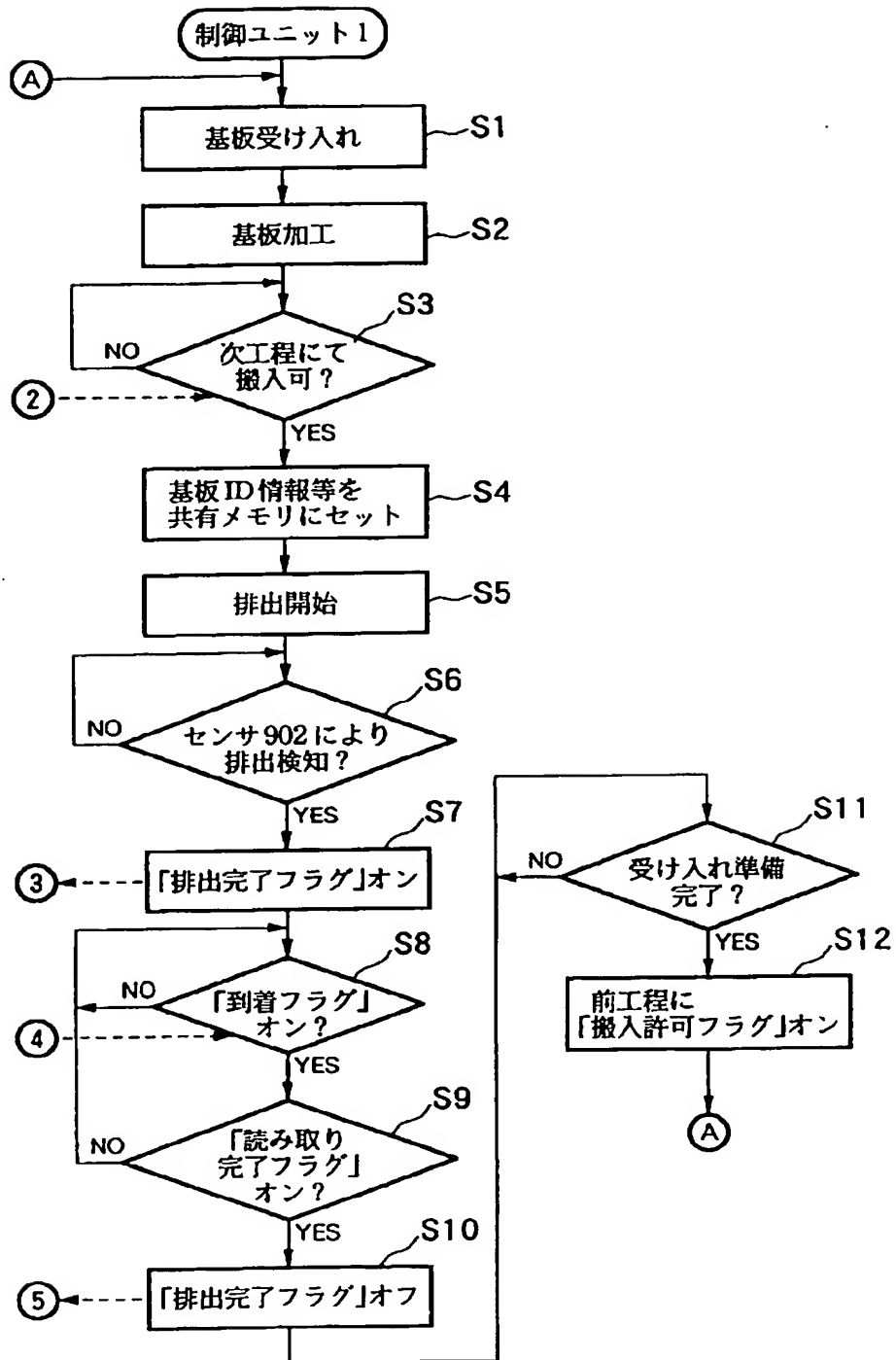
【図18】



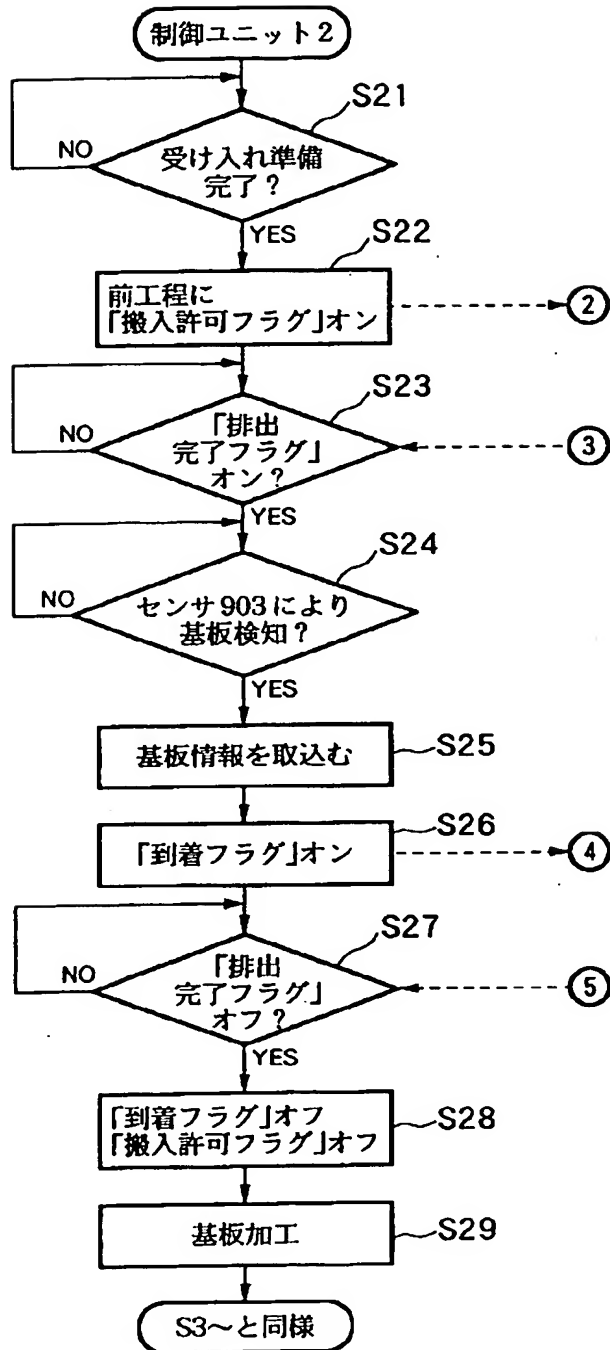
【図19】

NO	ビットアドレス	名称
1	B000~B04F	制御ユニット4-1
2	B050~B09F	制御ユニット4-2
3	B0A0~B0EF	制御ユニット4-3
4	B0F0~B13F	制御ユニット4-4
	B140~B1DF	空きエリア
N	B1E0~B22F	制御ユニット4-n
	B230~B3FF	空きエリア
	B400~B42F	制御ユニット4-1へ
	B430~B45F	制御ユニット4-2へ
	B460~B48F	制御ユニット4-3へ
	B490~B4BF	制御ユニット4-4へ
	B4C0~B51F	空きエリア
	B520~B54F	制御ユニット4-nへ
	B550~BFFF	空きエリア

【図12】



【図13】

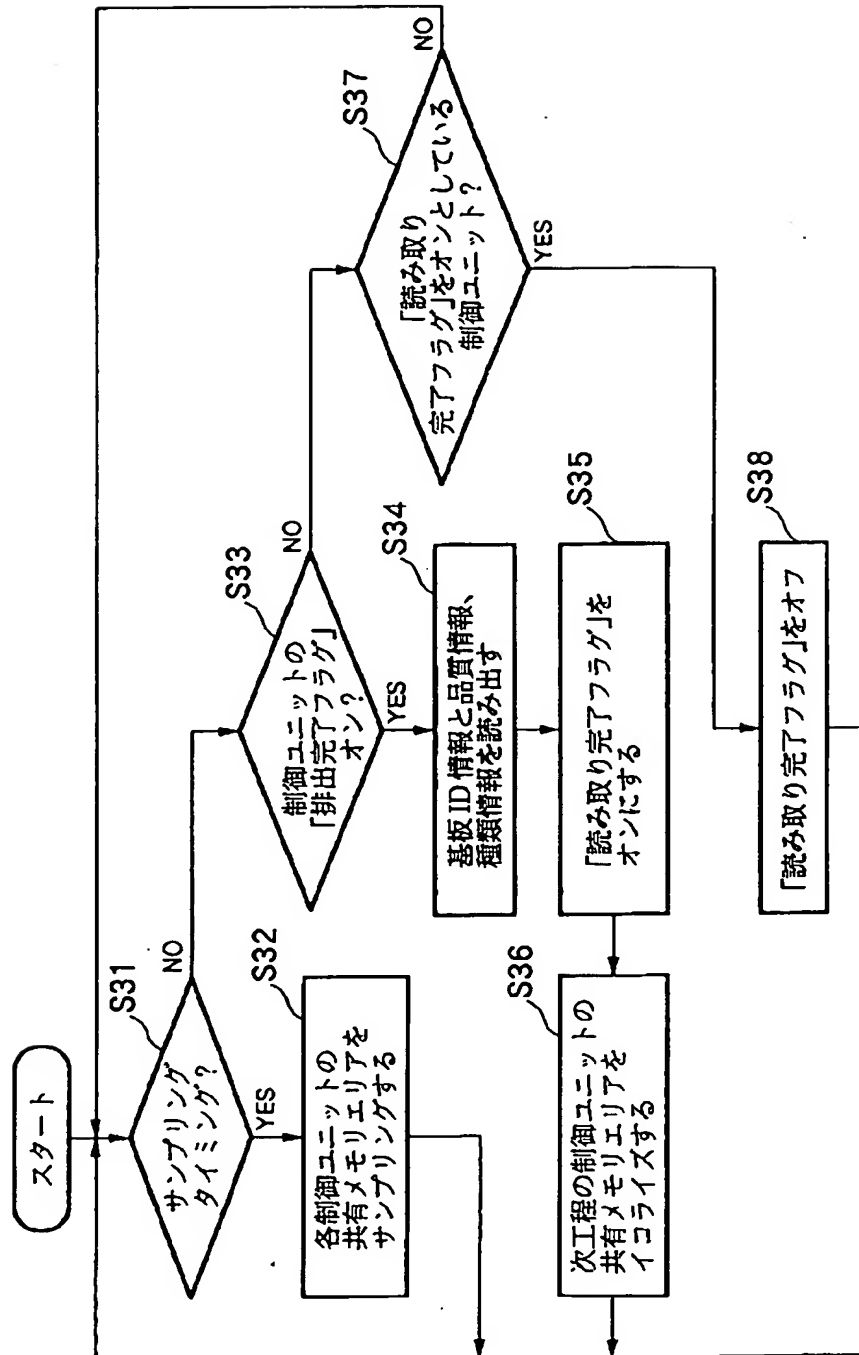


【図20】

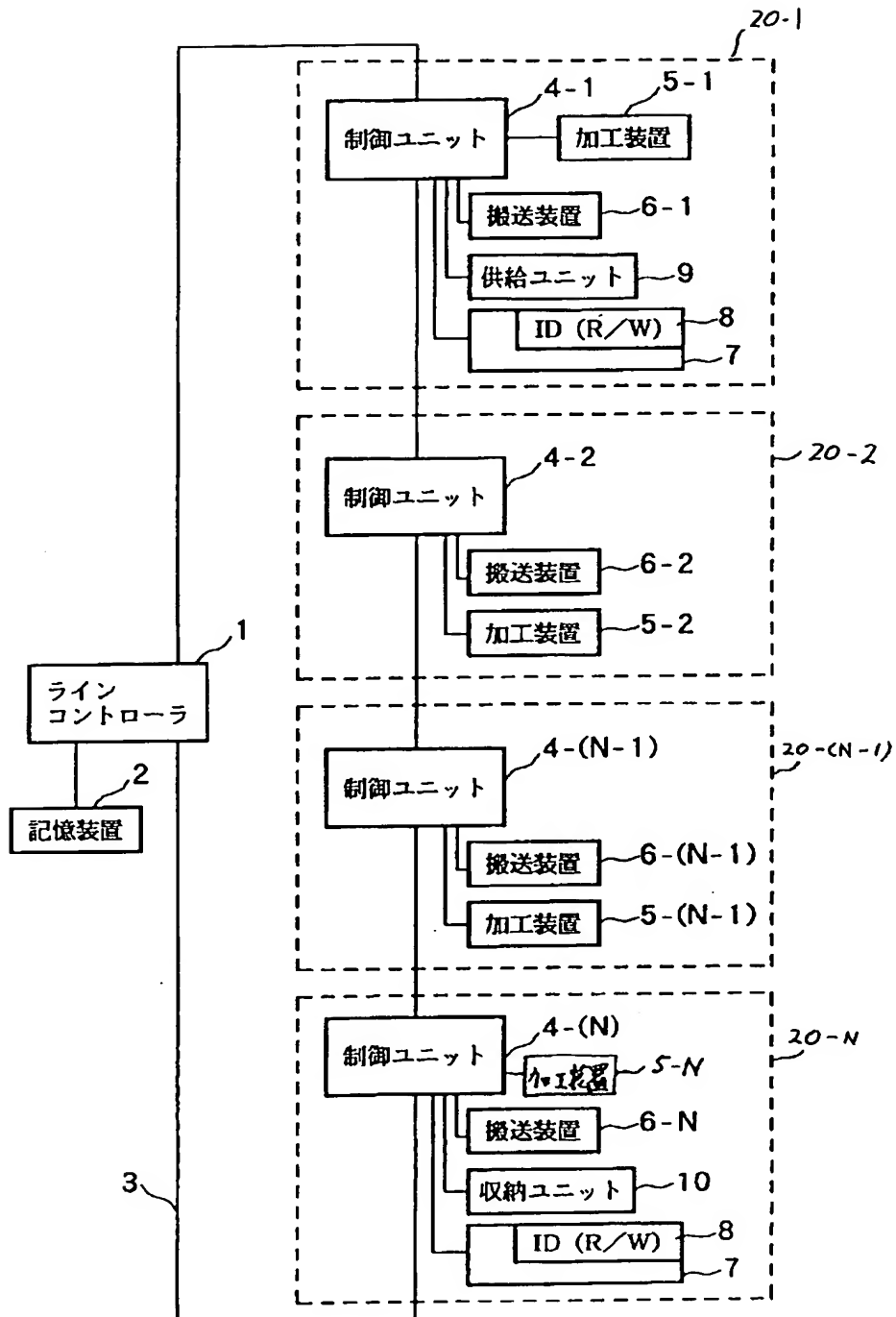
NO	ワードアドレス	名称
1	W000~W015	制御ユニット4-1
2	W030~W045	制御ユニット4-2
3	W046~W05B	制御ユニット4-3
4	W05C~W071	制御ユニット4-4
	W072~W09B	空きエリア
N	W09C~W0B1	制御ユニット4-n
	W0B2~W3FF	空きエリア
	W400~W415	制御ユニット4-1へ
	W430~W445	制御ユニット4-2へ
	W446~W44B	制御ユニット4-3へ
	W45C~W471	制御ユニット4-4へ
	W472~W49B	空きエリア
	W49C~W4B1	制御ユニット4-nへ
	W4B2~WFFF	空きエリア

子局
書き込み
エリア総局
書き込み
エリア

【図14】



【図15】



【図16】

項 目	内 容
カセット ID	CST001
カセット空き/実区分	実
製品ロット NO	ロット A
ロット分割区分	無し
製品種コード	4
終了工程番号	2
次工程番号	3
処理日	94/11/25
工程排出時刻	9:15
カセット使用回数	3
カセット区分	4
基板収納数	N
投入開始段数	1
基板 1ID	KIBAN001
基板 1A 良否	良
基板 1B 良否	良
基板 2ID	KIBAN002
基板 2A 良否	良
基板 2B 良否	良
•	•
•	•
•	•
基板 (N-1) ID	KIBANN-1
基板 (N-1) A 良否	良
基板 (N-1) B 良否	良
基板 (N) ID	KIBAN N
基板 (N) A 良否	良
基板 (N) B 良否	良

【図17】

